

## IP (Intellectual Property) Cores

### Inleiding:

Een IP (intellectual property) core is een blok met logische data dat wordt gebruikt in het ontwerpen van een field programmable gate array (FPGA) of een Application-specific integrated circuit (ASIC) voor een product. Het IP is een essentieel element voor het hergebruik van het ontwerp. Voorbeelden van IP cores zijn Ethernet MAC's, JPEG 2000 en de Viterbi decoder.

IP cores vallen in één van drie categorieën: *hard cores*, *firm cores* of *soft cores*. Hard cores kunnen het best worden gebruikt voor plug en play toepassingen. Ze zijn minder verplaatsbaar en flexibel dan de andere twee typen cores. Firm cores (soms *semi-hard* genoemd) zijn configureerbaar voor verschillende toepassingen. De meest flexibele van de drie is de soft core. De soft core bestaat als een *netlist* (een lijst van logische poorten en verbindingen dat de inhoud van een IC vormt) of een stuk hardware description language (HDL) code.

### De voordelen van IP Cores:

IP cores zijn relatief goedkope en krachtige oplossingen voor de eisen van de ontwikkeling van digitale ontwerpen. De IP cores kunnen u veel tijd en geld besparen. Door de hoge prestaties zullen onze op FPGA gebaseerde IP cores een goed alternatief vormen voor een maatwerk hardware ontwerp.

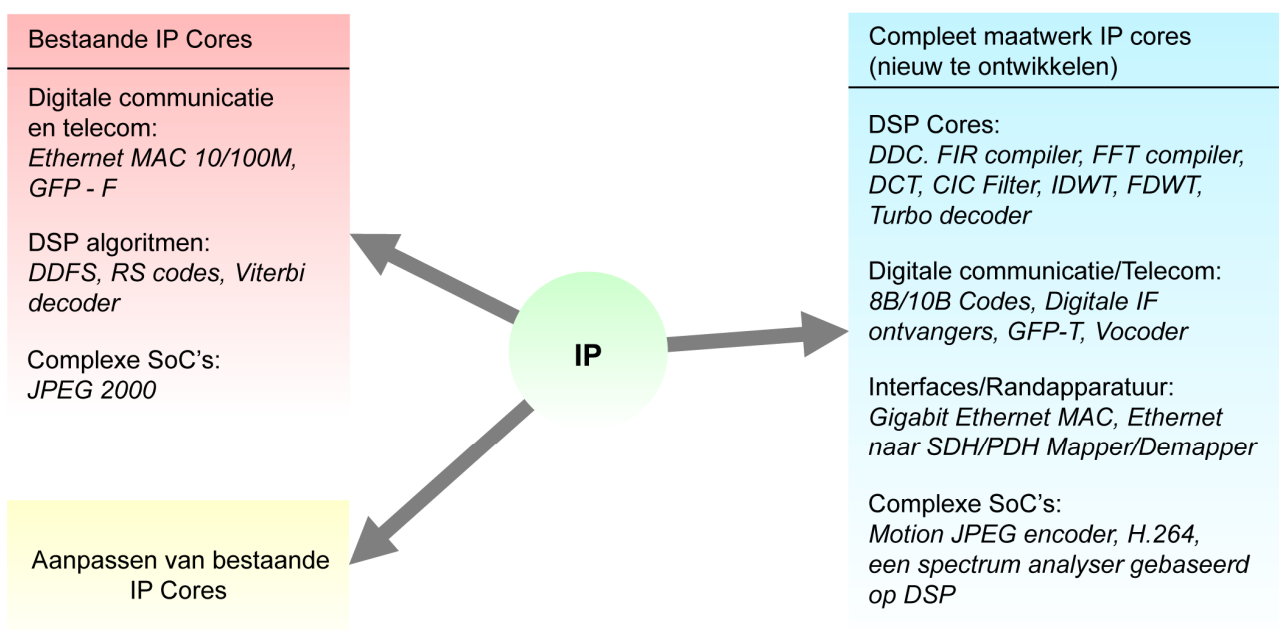
### Onze sterkte:

Onze competenties liggen in de ontwikkeling van IP cores voor FPGA door middel van HDL. Dit resulteert in een zeer korte ontwikkeltijd. Onze expertise is het vertalen van complexe DSP algoritmes in synthetiseerbare RTL codes. We hebben veel ervaring verzameld in:

- het complete FPGA ontwerp,
- de ontwikkeling van systemen gebaseerd op RISC processoren voor FPGA,
- hardware debugging dat gebruikt maakt van een soft-core en externe logic analyser.

### Onze IP core oplossing:

Met een reeks IP's gericht op communicatie, consumentenelektronica, defensie en ruimtevaart is VXL goed uitgerust om ook uw systeem of oplossing te ontwerpen. Onze IP oplossingen bieden eenvoudige integratie, een korte time-to-market, kostenbesparing en toegevoegde waarde. Al onze cores zijn in de praktijk getest.



Wij bieden IP oplossingen aan onze klanten, afhankelijk van de toepassing, uitgaande van het volgende:

- bestaande IP cores,
- het aanpassen van bestaande IP cores,
- het ontwikkelen van een nieuwe, op maat gemaakte IP cores.

### Bestaande IP cores:

VXL heeft een veeltal aan Intellectual Property componenten die snel ingepast kunnen worden in elk systeem. We hebben verschillende FPGA IP cores ontworpen, getest en gekeurd voor Xilinx componenten. De onderstaande lijst noemt de beschikbare IP cores en geeft een korte beschrijving.

<b>Digitale communicatie/Telecom</b>	
IP core	Ethernet MAC 10/100M
Korte beschrijving	10/100 Mbps Ethernet Media Access Controlle (MAC) conform IEEE 802.3 en 802.3U.
Toepassingen	Draadloze Ethernet datacommunicatie apparatuur, video op verzoek over een netwerk, Ethernet servers, verbinding tussen opslagmedia.
Standaard	IEEE 80.3/802.3u
IP core	Generic Framing Procedure – Framed (GFP-F)
Korte beschrijving	Organiseert het transport van client data units uit hogere lagen over een synchroon netwerk zoals SDH/SONET.
Toepassingen	Het transport van het IP/Ethernet protocol over SDH/SONET/PDH. Het transport van LAN/SAN over SONET/PDH.
Standaard	ITU-T GFP specificatie G.7041/Y.1303
<b>DSP algoritmen voor digitale communicatie</b>	
IP core	Direct Digital Frequency Synthesizer (DDFS)
Korte beschrijving	Deze core levert een uitstekende Spurious-Free Dynamic Range (SFDR) van 96 dBc door gebruik van slechts 704 bits geheugen. The throughput is 165 Msamples/sec. op een Spartan 3.
Toepassingen	Digitale radio's en modems, digitale Up/Down tellers, Golfvorm generator in Phase Locked Loops (PLL).
IP core	Reed-Solomon encoder/decoder
Korte beschrijving	Industriestandaard configuratie (255,239), volledig synchroon en pipelined ontwerp, met een throughput van 125 Msamples/sec. op een Virtex 4 FPGA.
Toepassingen	Data opslag voor CD's, DVD's; datatransmissiesystemen zoals DSL; satelliet communicatie voor het decoderen van digitale afbeeldingen.
Standaard	Reed-Solomon, RS (255,239) en OTN G.709
IP core	Viterbi decoder
Korte beschrijving	Industriestandaard soft decision Viterbi decoder met parallel architectuur en een volledig synchroon ontwerp, met een throughput van 45 Msamples/sec. op een Virtex FPGA.
Toepassingen	Satelliet communicatie voor het decoderen van convolutionele codes, data opslag zoals hard disk drives.
Standaard	Industriestandaard, beperkingfactor K = 7, rate = 1/2, G0 = OCT '171', G1 = OCT '133'.

### Complexe System-On-Chips (SoC's)

IP core	JPEG 2000
Korte omschrijving	JPEG 2000 beeldcompressie Core volgens ISO/IEC 15444-1 standaard
Toepassingen	Consumenten elektronica zoals digitale camera's, mobiele telefoons, printers, client/server communicatie zoals Internet, foto database, medische beeldverwerking, remote sensing
Standaard	JPEG 2000 – ISO/IEC 15444-1 standaard

### Het aanpassen van bestaande IP cores:

Maatwerk ontwerp is een continue vraag van onze klanten. Wij kunnen de beschikbare cores voor iedere klant aanpassen zodat het past in de specificatie van het ontwerp. Door de mogelijkheden van deze aanpassingen krijgt het product een kortere time-to-market en een hogere flexibiliteit. Wij kunnen elk van onze bestaande IP cores op klantspecificatie aanpassen.

Een voorbeeld van een maatwerk aanpassing is de aanpassing van de JPEG 2000 IP core in een Motion JPEG (MPEG) voor het bewerken van bewegende beelden.

### Het ontwikkelen van een nieuwe, op maat gemaakte IP cores:

Wij zijn in staat maatwerk cores op te bouwen op klantspecificatie of eisenpakket. De ontwikkeling wordt gedaan met de ontwikkeltools van Xilinx en Texas Instruments DSP en op basis van VHDL/Verilog beschrijvende programmeertalen. Hierna volgen een aantal voorbeelden van maatwerk cores:

#### DSP Cores

IP core	Digital Downconverter (DDC)
Korte beschrijving	High speed Digital Downconverter voor Virtex-II/Pro devices. De Core biedt een hoge snelheid, prestatie en programmeer mogelijkheden.
Toepassingen	Digitale communicatie; GSM, UMTS, CDMA systemen; Software radio's
IP core	FIR Compiler
Korte beschrijving	Past een veelvoud aan filterarchitecturen toe, waaronder parallel, serieel of multibit serieel met distributed arithmetic en meerstaps vaste/variabele filters. Het FIR filter bevat ook een coëfficiëntengenerator.
Toepassingen	Militair/Luchtvaart, medische beeldverwerking
IP Core	Discrete Cosine Transformation (DCT)
Korte beschrijving	De DCT core bevat een Forward Discrete Cosine Transform. De core levert de behoefte aan een hardware compressiesysteem op een zeer efficiënte manier.
Toepassingen	Digitale fotocamera's en camcorders, beveiligingssystemen, bedrijfsautomatisering zoals printers en digitale kopieermachines.
Standaard	JPEG standaards
IP Core	Fast Fourier Transform (FFT)
Korte beschrijving	Hoogwaardige en volledig parametereerbare FFT cores. De volgende FFT architecturen zijn beschikbaar: Hoge snelheid pipelined DIF FFT, 16 punts complex FFT/IFFT, parallel FFT, dubbel parallel FFT, parallel butterfly FFT en matrix FFT.
Toepassingen	Digitale modems met OFDM, Ultrageluid, Radar, CT beeldreconstructie.

IP Core	Cascaded Integrator-Comb (CIC) Filter
Korte beschrijving	Volledig parametereerbare CIC functie. De CIC filter is rekenkundig zeer efficiënt voor het isoleren van basisband signalen uit smalband bronnen door decimeren, en het opwekken van smalband signalen door het verwerken van de basisband signalen door middel van interpolatie.
Toepassingen	Digital Down Converters (DDC), Digital Up Converters (DUC)
IP Core	Inverse Discrete Wavelet Transform (IDWT)
Korte beschrijving	Onze IDWT is een 2-D Inverse Discrete Wavelet Transform (IDWT) engine op vensterniveau die een rechthoekig venster van elke grootte tot 128 x 128 pixels kan reconstrueren uit meerdere frequentiebanden. De pixel interface van de core kan een compleet venster zonder onderbreking verwerken. De core kan intern tot 5 gereconstrueerde transformaties tegelijk verwerken. Het leest de verschillende frequenties van het interne vensterbuffer waar het eerder was opgeslagen door het vensterbuffer te adresseren. Het opslaan van de data vindt plaats door middel van de coëfficiënten interface. De data wordt gerangschikt ter ondersteuning van de eenvoudige toegang tot de gegevens.
Toepassingen	Internet streaming, Digitale camera's, het comprimeren van digitale afbeeldingen
Standaard	ISO/IEC 15444-1 JPEG 2000
IP Core	Forward Discrete Wavelet Transform (FDWT)
Korte beschrijving	Onze FDWT is een 2-D Discrete Wavelet Transform (DWT) engine op vensterniveau die uit een rechthoekig venster van elke grootte tot 128 x 128 pixels meerdere frequentiebanden kan extraheren. De pixel interface van de core kan een compleet venster zonder onderbreking verwerken. De core kan intern tot 5 vensters tegelijk verwerken. Het slaat de verschillende frequenties in het interne vensterbuffer op. Door het vensterbuffer te adresseren kan de data worden opgehaald. De frequentiedata wordt gerangschikt ter ondersteuning van de eenvoudige toegang tot de gegevens. Elke frequentieband is afzonderlijk adresseerbaar van het vensterbuffer.
Toepassingen	Internet streaming, Digitale camera's, het comprimeren van digitale afbeeldingen
Standaard	ISO/IEC 15444-1 JPEG 2000
IP Core	Turbo decoder
Korte beschrijving	De Turbo codering is een fout detectie- en correctietechniek die wordt gebruikt in de Telecommunicatie industrie. Onze IP core is flexibel en is conform de industriële standaarden.
Toepassingen	Foutcorrectie in draadloze toepassingen zoals 3GPP
Standaard	3GPP TS 25.212 versie 4.2.0 en CCSDS 101.0-B-5
<b>Digitale communicatie/ Telecom</b>	
IP Core	8B/10B Encoder/Decoder
Korte beschrijving	De 8B/10B Encoder/Decoder core is bedoelt als encoder/decoder voor Multi-gigabit toepassingen
Toepassingen	Generic Framing Procedure (GFP) toepassingen en seriële communicatie met hoge snelheid
Standaard	IEEE 802.3z, ANSI X3.230, ITU-T G.7041

IP Core	Digitale IF ontvanger
Korte beschrijving	De digitale IF ontvanger vertaalt het IF ingangssignaal naar een basisband signaal door gebruik te maken van een kwadratuur NCO en een digitale mixer. Een combinatie van een Cascaded Integrator-Comb (CIC) filter en een FIR filter verzorgen de isolatie en de bandbreedte beperking voor een zeer groot aantal verschillende signalen en bandbreedten. De digitale IF ontvanger accepteert samples tot 16 bits breed en levert complexe basisband samples.
Toepassingen	Ontvangers op basis van een DSP
IP Core	Generic Framing Procedure – Transparant (GFP-T)
Korte beschrijving	De transparante GFP-T core ontvangt gedecodeerde 1 of 2 Gbit 8B/10B karakters uit een optische link, en plaatst deze in een transparant GFP superblok met vaste lengte conform de transparante GFP specificatie uit de ITU-T G7041/Y.1303.
Toepassingen	Het transport van IP/Ethernet protocol over SDH/SONET/PDH, het transport van LAN/SAN over SDH/SONET/PDH.
Standaard	ITU-T GFP specificatie G.7041/Y.1303
IP Core	Multiband agiterende (MBE) Vocoder
Korte beschrijving	Een 3600 bits/s MBE Vocoder. Een zeer flexibele spraak compressie core met hoge prestatie.
Toepassingen	Commercieel, consumenten en militaire communicatie; Satelliet systemen
<b>Koppelingen en randapparatuur</b>	
IP Core	Gigabit Ethernet MAC ***
Korte beschrijving	Een 1/10 Gbits/s Ethernet MAC. De core ondersteunt de behoeften van de hoge bandbreedte van het Internet Protocol (IP) verkeer over LAN, MAN en WAN netwerken.
Toepassingen	Draadloze Ethernet datacommunicatie apparatuur, Video op verzoek over een netwerk, servers op Ethernet en koppelingen tussen opslag media.
Standaard	IEEE 802.3ae-2002
IP Core	Ethernet naar SDH/SONET Mapper/Demapper
Korte Beschrijving	Core volgens ITU-T G.957 standaard. Voorziet in de fysieke laag voor componenten en system met SDH.
Toepassingen	Draadloze Ethernet datacommunicatie apparatuur, Video op verzoek over een netwerk, servers op Ethernet en verbinding tussen opslagmedia.
Standaard	ITU-T G.957, G.691, G.652, G.653
<b>Complexe System-On-Chips (SoC's)</b>	
IP Core	Motion JPEG Codec
Korte beschrijving	Codes voor toepassingen waarbij compressie en decompressie van afbeeldingen wordt gebruikt. De core ondersteunt het coderen of decoderen van kleurenafbeeldingen met een snelheid tot 36 Msamples /sec.
Toepassingen	H.264 CABAC Bitstream Generator
Standaard	ISO/IEC 10918-1/2
IP Core	H.264 Encoder
Korte beschrijving	Deze encoder transformeert een video in YUV 4:2:0 formaat en comprimeert deze in Main Profile om een gereguleerde bitstroom te genereren die voldoet aan de ISO/IEC14496-10 specificatie, tot level 3.
Toepassingen	Televisie uitzendingen, video apparatuur, mobiele apparaten
Standaard	ISO/IEC 14496-10

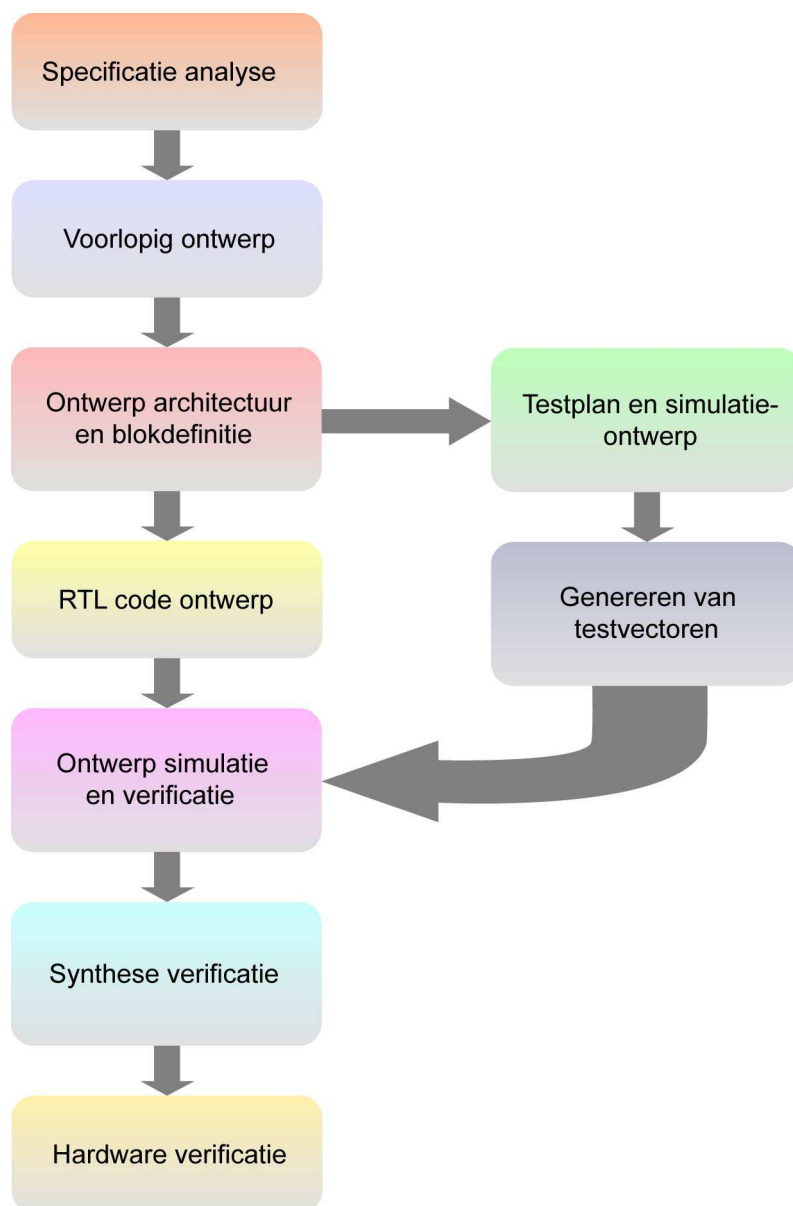
IP Core	DSP basisband engine voor gebruik in een Digitale Spectrum Analyzer
Korte beschrijving	De core wordt gebruikt als vervanger voor een analoge basisband module voor spectrum analyzers. Het voorziet in alle standaard functies zoals resolutie bandbreedte (RBW) instelling, de conversie van I en Q naar vermogen, video bandbreedte (VBW) instelling en floating Point conversie.

\*\*\* = Kan opgewaardeerd worden naar een IEEE 1588 Ethernet MAC IP compatible core.

## Ontwikkelmethode:

Ons product ontwikkelproces volgt een goed gedefinieerde methode om te zorgen dat:

- het product conform specificatie is,
- het product geen fouten bevat,
- de functie van de IP 100% voldoet aan de standaard.



De eerste stap is het bestuderen van de beschikbare documentatie die de te implementeren functie of het algoritme beschrijft. Daarna wordt een gedetailleerde planning voor de specificatie en implementatie opgesteld. Dan wordt de interne architectuur en de structuur van de alle coremodules vormgegeven. Daarna wordt een testplan opgesteld en worden de testvectoren geproduceerd. Tenslotte wordt de structuur van de fysieke test gepland.

Na het voltooien van de conceptfase starten we met het ontwikkelen van de IP core (RTL coding). Bij het schrijven van de code volgen we de beste ontwerpstechnieken om de beste kwaliteit en herbruikbaarheid te garanderen.

Gedurende de ontwikkelfase wordt regelmatig getest met de in de conceptfase gegenereerde testvectoren om non-compatibiliteit te voorkomen. Een opgetreden non-compatibiliteit wordt direct geanalyseerd en verwijderd. De code dekking software wordt gebruikt om te beoordelen of de functie de hele core gebruikt. De code dekking software beoordeelt of elke lijn code wordt uitgevoerd tijdens de simulatie.

Na het afsluiten van de ontwikkelfase wordt het ontwerp gesimuleerd en gecontroleerd door middel van de testvectoren.

Daarna start het hardware verificatieproces. Eerst wordt hiervoor de code gesynthetiseerd en de timing en de functie wordt geverifieerd. Ongeachte welke hardware tool er wordt gebruikt, de verificatietechniek vergelijkt de uitkomst van de testvectoren met een core in een fysieke uitvoering en een core in de simulator. De beide uitkomsten moeten gelijk zijn.

De IP core is nu klaar om geporteerd te worden op een doel FPGA en de functie wordt opnieuw getest in een werkelijke toepassing.

Na de afronding van het ontwerp- en verificatieproces en goedkeuring wordt de core vrijgegeven.

### **FPGA's/Tools:**

Wij zijn goed uitgerust met software en hardware tools voor het implementeren van de complete ontwikkelcyclus. Van het ontwerpen, ontwikkelen en testen tot het demonstreren van de core op een FPGA of DSP kit.

Onze IP cores draaien op verschillende Xilinx FPGA's. We gebruiken nu de volgende FPGA's en tools:

FPGA's	: <i>Xilinx Spartan 2/3, Virtex-2/Pro, Virtex-4, Virtex-5</i>
Synthese tools	: <i>Xilinx ISE</i>
Simulatie tools	: <i>ModelSim PE</i>
Embedded ontwikkeltools	: <i>Embedded Development Kit (EDK)</i>
FPGA debugging tool	: <i>ChipScope Pro</i>
DSP tools	: <i>Matlab, Code Composer Studio, System Generator</i>
Hardware testtools	: <i>Oscilloscopen, Logic Analyzers, Draagbare Ethernet tester, E1 tester, PDH/SDH analyser</i>
Xilinx FPGA boards	: <i>Xilinx Video Starter Kit (met Virtex-2 en Virtex-4 FPGA's), Spartan 3 kit</i>
DSP kits	: <i>TMS 320C64xx, OMAP 5910/12</i>

Hierna volgen enkele van de FPGA's en tools die we in de toekomst gaan gebruiken:

FPGA's	: <i>Altera Cyclone serie, Stratix serie en Arria serie</i>
FPGA ontwikkeltools	: <i>Altera Quartus – II software, NI LabView FPGA tools</i>
Systeemniveau ontwerp tools	: <i>Altera DSP builder en SOPC builder</i>
Synthese tools	: <i>Synplicity Synplify Pro, Leonardo Spectrum</i>

### **Onze klanten:**

Onze klanten komen uit de volgende industrietakken:

- Consumentenelektronica
- Industriële elektronica/ automatisering
- Telecommunicatie
- Testen en meten
- Defensie

Verkoop en ondersteuning voor Europa:



Ideetron  
Tel: +31 (0) 343 477 289, Fax: +31 (0) 343 477 194  
e-mail: [info@ideetron.nl](mailto:info@ideetron.nl)  
[www.ideetron.nl](http://www.ideetron.nl)